

Содержание

1 Введение3

2 Назначение 3

3 Основные технические характеристики 3

4 Условное обозначение и назначение выводов микросхем 6

5 Устройство и работа микросхем 7

Инв. № подл.	Подп. и дата	инв. №	Инв. № дубл.	Подп. и дата

1 Введение

Настоящее техническое описание (ТО) предназначено для изучения микросхем интегральных 1302КН4У и содержит описание принципа их работы, технические характеристики и другие сведения, необходимые для обеспечения полного использования технических возможностей микросхем.

2 Назначение

Микросхема интегральная 1302КН4У – двухканальный аналоговый ключ с независимым управлением, разработанный на базе усовершенствованных КМОП-процессов, обеспечивающих низкое потребление мощности, высокую скорость переключения, низкое сопротивление в открытом состоянии и низкие токи утечки.

Данная микросхема будет использована в цифровых интегральных модулях средств связи, предназначенных для управления бортовым комплексом радиосвязи летательных аппаратов, приёма, обработки и передачи речевой и телекодированной информации. Использование разрабатываемой интегральной схемы обеспечит обработку сигналов с высокой тактовой частотой, позволит снизить габариты и массу СЦВ в (4 – 5) раз, увеличить надёжность функционирования в (3 – 4) раза и обеспечить технологическую независимость от поставок ЭРИ иностранного производства.

3 Основные технические характеристики

Микросхемы соответствуют по функциональным возможностям и техническим характеристикам зарубежным логическим микросхемам ADG721, ADG 722, ADG 723 ф. Analog Devices (США). Кристаллы микросхем изготавливаются по КМОП-технологии с минимальными проектными нормами 0,5 мкм, с одним уровнем поликремния и тремя уровнями металлизации, с

Подп. и дата	
Инв. № дубл.	
инв. №	
Подп. и дата	
Инв. № подл.	

применением локального силицидирования на основе эпитаксиальных структур.

Допустимое значение статического потенциала не более 1 000 В.

Значения электрических параметров микросхем интегральных 1302КН4У при приемке и поставке приведены в таблице 1.

Таблица 1 – Электрические параметры микросхем при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Темпера- тура сре- ды, °С
		не менее	не более	
Ток утечки аналогового выхода, нА, $U_D=1$ В, $U_S=4,5$ В, $U_{CC}=5,5$ В; $U_D=4,5$ В, $U_S=1$ В, $U_{CC}=5,5$ В	I_{LD}	-50	50	125 ± 5
Входной ток низкого уровня управляющего напряжения, мкА, $U_I=0,8$ В, $U_{CC}=5,5$ В	I_{IL}	-1	—	-60 ± 3 25 ± 3 125 ± 5
Входной ток высокого уровня управляющего напряжения, мкА, $U_I=2,4$ В, $U_{CC}=5,5$ В	I_{IH}	—	1	
Ток потребления при низком уровне управляющего напряе- ния, мкА, $U_I=0$ В, $U_{CC}=5,5$ В	I_{CCL}	—	1	
Ток потребления при высоком уровне управляющего напряе- ния, мкА, $U_I=5,5$ В, $U_{CC}=5,5$ В	I_{CCH}	—	1	
Сопротивление в открытом состоянии, Ом, $U_{CC}=4,5$ В, $U_S=0$ В, $I_S=10$ мА; $U_{CC}=4,5$ В, $U_S=4,5$ В, $I_S=-10$ мА	R_{ON}	—	5	
Время включения, нс, $R_L=300$ Ом, $C_L=35$ пФ, $U_S=3$ В, $U_{CC}=4,5$ В	t_{on}	—	26	
Время выключения, нс, $R_L=300$ Ом, $C_L=35$ пФ, $U_S=3$ В, $U_{CC}=4,5$ В	t_{off}	—	13	

Подп. и дата	
Инв. № дубл.	
инв. №	
Подп. и дата	
Инв. № подл.	

Предельно допустимые и предельные режимы эксплуатации микросхем интегральных 1302КН4У приведены в таблице 2.

Таблица 2 – Предельно допустимые и предельные режимы эксплуатации микросхем интегральных 1302КН4У

Наименование параметра режима, единица измерения	Буквенное обозначение	Предельно допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Напряжение питания, В	U_{CC}	4,5	5,5	–0,5	6,5
Управляющее напряжение низкого уровня, В	U_{IL}	0	0,8	–0,5	–
Управляющее напряжение высокого уровня, В	U_{IH}	2,4	U_{CC}	–	$U_{CC} + 0,5$
Коммутируемое напряжение, В	U_s	0	U_{CC}	–0,5	$U_{CC} + 0,5$
Коммутируемый ток, мА	I_s	–10	10	–30	30
Входной ток цифрового входа, мА	I_I	–	–	–0,4*	0,4*
Входной ток аналогового входа, мА	I_{IS}	–	–	–1,5*	2*
Емкость нагрузки, пФ	C_L	–	35	–	–
* Предельное значение тока ограничено величиной прикладываемого на соответствующий вывод напряжения в указанном предельном диапазоне изменения.					

Подп. и дата

Инв. № дубл.

инв. №

Подп. и дата

Инв. № подл.

4 Условное обозначение и назначение выводов микросхем

Микросхемы выполнены в планарном металлокерамическом 16 – выводном корпусе Н02.16–2В с покрытием на основе золота.

Условное графическое обозначение микросхем интегральных 1302КН4У в корпусе Н02.16–2В приведено на рисунке 1.

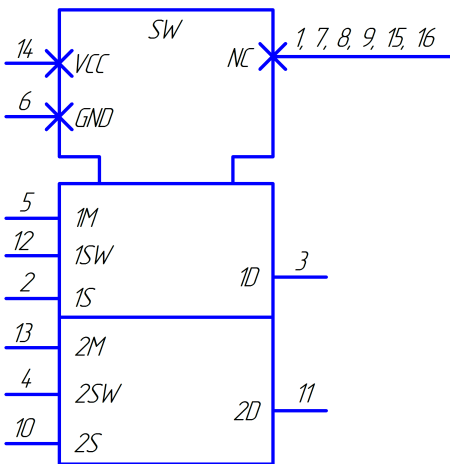


Рисунок 1 – Условное графическое обозначение микросхем интегральных 1302КН4У в корпусе Н02.16–2В

Функциональное назначение выводов микросхем интегральных 1302КН4У приведено в таблице 3.

Таблица 3

Номер вывода	Обозначение вывода	Функциональное назначение вывода	Тип вывода
1	NC	Свободный вывод	—
2	1S	Исток транзистора	Аналоговый вход
3	1D	Сток транзистора	Аналоговый выход
4	2SW	Вход управления ключом 2	Вход
5	1M	Выбор режима ключа 1	Вход
6	GND	Общий	—
7	NC	Свободный вывод	—
8	NC	Свободный вывод	—

Окончание таблицы 3

Номер вывода	Обозначение вывода	Функциональное назначение вывода	Тип вывода
9	NC	Свободный вывод	—
10	2S	Исток транзистора	Аналоговый вход
11	2D	Сток транзистора	Аналоговый выход
12	1SW	Вход управления ключом 1	Вход
13	2M	Выбор режима ключа 2	Вход
14	VCC	Питание	—
15	NC	Свободный вывод	—
16	NC	Свободный вывод	—

5 Устройство и работа микросхем

Микросхема 1302КН4У состоит из двух низкоомных ключей с независимым управлением. Каждый ключ микросхем 1302КН4У в открытом состоянии имеет эквивалентную проводимость в обоих направлениях.

Схема электрическая структурная микросхем интегральных 1302КН4У приведена на рисунке 2.

Таблица истинности микросхем 1302КН4У представлена в таблице 4.

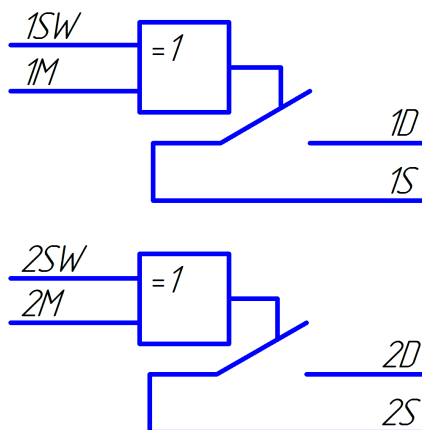


Рисунок 2 – Схема электрическая структурная микросхем интегральных 1302КН4У в корпусе Н02.16–2

Таблица 4

Вход			Выход
1M	1SW	1S	1D
L	L	L	X
L	L	H	X
L	H	L	L
L	H	H	H
H	L	L	L
H	L	H	H
H	H	L	X
H	H	H	X
Вход			Выход
2M	2SW	2S	2D
L	L	L	X
L	L	H	X
L	H	L	L
L	H	H	H
H	L	L	L
H	L	H	H
H	H	L	X
H	H	H	X
Примечание – Н – состояние высоко- го уровня; L – состояние низкого уровня; X – любое допустимое состояние.			

Подп. и дата

Инв. № дубл.

инв. №

Подп. и дата

Инв. № подл.

Изм.	Номера листов (страниц)				Всего листов (страниц) в докум.	№ докум.	Подп.	Дата
	изме- нён- ных	заме- нён- ных	новых	аннули- рован- ных				

Инв. № подл.	Подп. и дата	инв. №	Инв. № дубл.	Подп. и дата

Инв. № подл.	Подп. и дата	инв. №	Инв. № дубл.	Подп. и дата

[illegible]