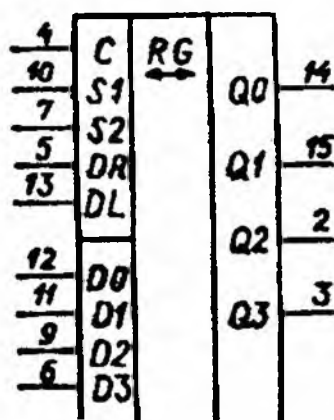


К100ИР141

Микросхема представляет собой универсальный четырехрядный регистр сдвига. Содержит 911 интегральных элементов. Корпус 402.16-6, масса не более 1,5 г.



Условное графическое обозначение К100ИР141

Назначение выводов: 1 — общий 1; 2 — выход Q2; 3 — выход Q3; 4 — вход синхронизации C; 5 — вход «сдвиг вправо» DR; 6 — вход D3; 7 — вход дешифратора S2; 8 — напряжение питания; 9 — вход D2; 10 — вход дешифратора S1; 11 — вход D1; 12 — вход D0; 13 — вход «сдвиг влево» DL; 14 — выход Q0; 15 — выход Q1; 16 — общий 2.

Электрические параметры

Номинальное напряжение питания	— 5,2 В ± 5 %
Входное напряжение высокого уровня при $U_n = 8$ В	≥ — 0,98 В
Выходное напряжение низкого уровня при $U_n = 8$ В	≤ — 1,63 В
Входной ток высокого уровня при $U_n = 8$ В	≤ 220 мкА
Входной ток низкого уровня при $U_n = 8$ В	≥ 0,5 мкА
Ток потребления при $U_n = 8$ В	— 126 мА
Время задержки распространения при выключении по входу синхронизации C	≤ 4,3 нс
Время задержки распространения при включении по входу синхронизации C	≤ 4,3 нс
Время задержки распространения при выключении по выходу Q3 в режиме «сдвиг вправо» при функциональном контроле	≤ 8 нс
Время задержки распространения при включении по выходу Q2 в режиме «сдвиг вправо» при функциональном контроле	≤ 8 нс

Время задержки распространения при выключении
 по выходу Q1 в режиме «сдвиг вправо» при
 функциональном контроле ≤ 8 нс
 Время задержки распространения при включении
 по выходу Q0 в режиме «сдвиг вправо» при функ-
 циональном контроле ≤ 8 нс
 Время задержки распространения при выключении
 по выходу Q0 в режиме «сдвиг влево» при функ-
 циональном контроле ≤ 8 нс
 Время задержки распространения при включении
 по выходу Q1 в режиме «сдвиг влево» при функ-
 циональном контроле ≤ 8 нс
 Время задержки распространения при выключении
 по выходу Q2 в режиме «сдвиг влево» при функ-
 циональном контроле ≤ 8 нс
 Время задержки распространения при выключении
 по выходу Q3 в режиме «сдвиг влево» при функ-
 циональном контроле ≤ 8 нс
 Время перехода из состояния высокого уровня
 в состояние низкого уровня 1,1 3,3 нс
 Время перехода из состояния низкого уровня
 в состояние высокого уровня 1,1 3,3 нс
 Время подготовки низкого и высокого уровней
 на информационном входе D0 ≤ 2,5 нс
 Время выдержки низкого и высокого уровней
 на информационном входе D0 ≤ 1 5 нс
 Время подготовки низкого и высокого уровней
 по управляющим входам S1, S2 ≤ 3,5 нс
 Время выдержки низкого и высокого уровней
 по управляющим входам S1, S2 ≤ 1,5 нс