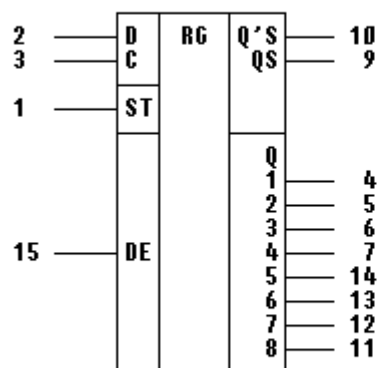


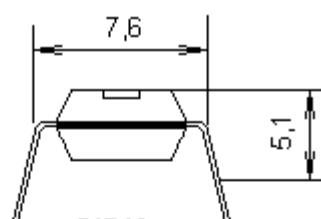
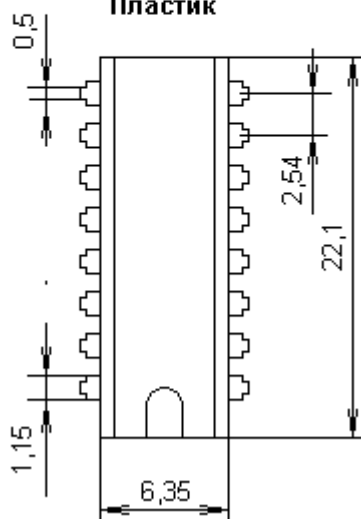
Восьмиразрядный преобразователь последовательного кода в параллельный

Н выв.	Назначение	Н выв.	Назначение
1	Стробующий вход	9	Послед. выход
2	Послед. вход данных	10	Послед. выход
3	Тактовый вход	11	Параллельный выход
4	Параллельный выход	12	Параллельный выход
5	Параллельный выход	13	Параллельный выход
6	Параллельный выход	14	Параллельный выход
7	Параллельный выход	15	Управляющий выход
8	Общий	16	Ucc

Таблица истинности

C	DE	ST	D	Q ₁	Q _N	Q _s	Q' _s
	0	X	X	Z	Z	Q7	XX
	0	X	X	Z	Z	XX	Q7
	1	0	X	XX	XX	Q7	XX
	1	1	0	0	Q _{N-1}	Q7	XX
	1	1	1	1	Q _{N-1}	Q7	XX
	1	1	1	XX	XX	XX	Q7

Микросхема имеет информационный вход D, восемь параллельных выходов Q₁-Q₈ и два последовательных Q_s и Q'_s. Информация записывается в первый разряд сдвигающего регистра по фронту тактового импульса, по следующим тактам происходят запись и сдвиг информации в последующие разряды. Информация из седьмого разряда по фронту C передается в восьмой разряд (выход Q₈) и на последовательный выход Q_s или Q'_s (по срезу C). Считывание информации происходит на уровне Н на входе строба ST. При подаче низкого уровня на входе DE параллельные выходы переходят в состояние с высоким импедансом.

**DIP16****Пластик**

Тип микросхемы	К561ПП1
Фирма производитель	СНГ
Функциональное назначение	8-разрядный сдвиговый регистр
T, C	-10...+70
Vdd min...Vdd max, В	-0.5...+18
Pd, мВт	200
Напр. сиг.	CLK->QS
Vil(Vnl), В при Vdd=5В	1.5
Vih(Vnh), В при Vdd=5В	3.5
Icc, мкА при Vdd=5В	0.04
TrHL tip, нс при Vdd=5В	100
TrLH tip, нс при Vdd=5В	100
TrHL max, нс при Vdd=5В	420
TrLH max, нс при Vdd=5В	420
Vil(Vnl), В при Vdd=10В	3
Vih(Vnh), В при Vdd=10В	7
Icc, мкА при Vdd=10В	0.04
TrHL tip, нс при Vdd=10В	50
TrLH tip, нс при Vdd=10В	50
TrHL max, нс при Vdd=10В	195
TrLH max, нс при Vdd=10В	195
Vil(Vnl), В при Vdd=15В	4
Vih(Vnh), В при Vdd=15В	11
Icc, мкА при Vdd=15В	0.04
TrHL tip, нс при Vdd=15В	40
TrLH tip, нс при Vdd=15В	40
TrHL max, нс при Vdd=15В	135
TrLH max, нс при Vdd=15В	135
Корпус	16DIP